

日本国特許庁
JAPAN PATENT OFFICE

PCT/JP 2004/004822

02. 4. 2004

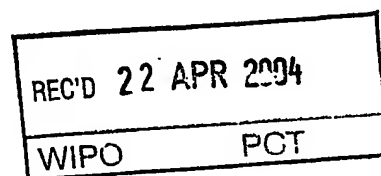
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 4月 2日
Date of Application:

出願番号 特願2003-098782
Application Number:
[ST. 10/C]: [JP 2003-098782]

出願人 ソニー株式会社
Applicant(s):

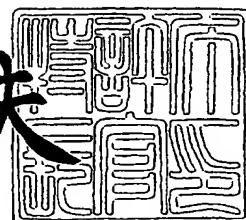


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 2月 3日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3005281

【書類名】 特許願

【整理番号】 0290843001

【提出日】 平成15年 4月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/00
H03D 7/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 多田 正裕

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 木下 隆

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロマシンの製造方法

【特許請求の範囲】

【請求項 1】 ビーム型振動子を備えたマイクロマシンの製造方法であって

前記ビーム型振動子の可動部周囲に犠牲層を形成する工程と、

前記犠牲層上をオーバーコート膜で覆うとともに、当該オーバーコート膜に前記犠牲層へ通じる貫通口を形成する工程と、

前記可動部周囲に空間を形成するために前記貫通口を用いて前記犠牲層を取り除く犠牲層エッチングを行う工程と、

前記犠牲層エッチングの後に減圧下における成膜処理を行って前記貫通口を封止する工程と

を含むことを特徴とするマイクロマシンの製造方法。

【請求項 2】 前記減圧下における成膜処理は、スパッタリングによる成膜処理である

ことを特徴とする請求項 1 記載のマイクロマシンの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、絶縁材料からなるビーム型振動子を備えたマイクロマシンの製造方法に関する。

【0002】

【従来の技術】

近年、基板上の微細化製造技術の進展に伴い、いわゆるマイクロマシン（超小型電氣的・機械的複合体；Micro Electro-Mechanical Systems、以下「MEMS」という）やそのMEMSを組み込んだ小型機器等が注目されている。MEMSは、可動構造体である振動子と、その振動子の駆動を制御する半導体集積回路等とを、電氣的・機械的に結合させた素子である。そして、振動子が素子の一部に組み込まれており、その振動子の駆動を電極間のクーロン引力等を応用して電気

的に行うようになっている。

【0003】

このようなMEMSのうち、特に半導体プロセスを用いて形成されたものは、デバイスの占有面積が小さいこと、高いQ値（振動系の共振の鋭さを表す量）を実現できること、他の半導体デバイスとのインテグレーション（統合）が可能であること等の特徴を有することから、無線通信用の高周波フィルタとしての利用が提案されている（例えば、非特許文献1参照）。

【0004】

ところで、MEMSを他の半導体デバイスとインテグレーションする場合には、そのMEMSにおける振動子の部分をカプセル封止して、これによりさらに上層に配線層等の配置を可能とすることが提案されている（例えば、特許文献1参照）。ただし、振動子のカプセル封止にあたっては、その振動子の可動部周囲に空間を確保して、振動子を可動し得る状態にすることが必要である。この可動部周囲の空間確保は、通常、いわゆる犠牲層エッチングによって行われる。

【0005】

犠牲層エッチングとは、振動子の可動部周囲に予め薄膜を形成しておき、その後、この薄膜をエッチングにより取り除いて、当該可動部周囲に空間（隙間）を形成することをいう。また、犠牲層エッチングを行うために、可動部周囲に形成した薄膜を犠牲層という。

【0006】

【非特許文献1】

C.T.-C.Nguyen, "Micromechanical components for miniaturized low-power communications(invited plenary),"proceedings,1999 IEEE MTT-S International Microwave Symposium RF MEMS Workshop, June, 18, 1999, pp.48-77.

【特許文献1】

特開 2002-94328号公報（第7頁、第10図）

【0007】

【発明が解決しようとする課題】

しかしながら、MEMSと他の半導体デバイスとのインテグレーションは、幾

つかの課題を抱えている。一般に、当該インテグレーションは、他の半導体デバイスについての製造プロセス（例えば、CMOSプロセス）の最終工程に、MEMS（特に、その振動子）の製造プロセスを付加する形で行われる。したがって、MEMSの製造プロセスにおいては、既に形成されている半導体デバイスへの悪影響を回避するために、高温での加工を行うことができない。つまり、低温で振動子を形成する必要がある、その加工が容易でないものになってしまうおそれがある。

【0008】

これに対して、MEMSにおける振動子の部分をカプセル封止した場合には、これによりさらに上層に配線層等の配置が可能となるので、高温で振動子を形成しても、その高温加工の悪影響が配線層等に及ぶのを回避することができる。ところが、その場合には、犠牲層エッチングにより形成した振動子の可動部周囲の空間を真空封止するために、絶縁材料等による特殊なパッケージング技術が必要となってしまう（例えば、特許文献1参照）。つまり、真空封止のためのパッケージング工程が必要となるため、既存の半導体プロセス（例えば、CMOSプロセス）の過程において行うことが困難であり、結果としてMEMSを含むデバイスの生産効率低下を招いてしまうことが考えられる。

【0009】

そこで、本発明は、MEMSの加工容易化を図るべく犠牲層エッチングを行って振動子の部分を封止するとともに、その場合であっても特殊なパッケージング技術を必要とすることなく犠牲層の除去および封止を行うこと可能とする、マイクロマシンの製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明は、上記目的を達成するために案出された、ビーム型振動子を備えたMEMSの製造方法であって、前記ビーム型振動子の可動部周囲に犠牲層を形成する工程と、前記犠牲層上をオーバーコート膜で覆うとともに、当該オーバーコート膜に前記犠牲層へ通じる貫通口を形成する工程と、前記可動部周囲に空間を形成するために前記貫通口を用いて前記犠牲層を取り除く犠牲層エッチングを行う

工程と、前記犠牲層エッチングの後に減圧下における成膜処理を行って前記貫通口を封止する工程とを含むことを特徴とする。

【0011】

上記手順のMEMSの製造方法によれば、犠牲層を形成する工程、犠牲層上をオーバーコート膜で覆う工程および犠牲層エッチングを行う工程を含むことから、そのオーバーコート膜のさらに上層に配線層等の配置が可能となる。すなわち、これらの工程の後に、配線層等の形成工程を行い得るようになる。したがって、その前工程（例えば、CMOSプロセスにおけるアルミ工程以前）にてビーム型振動子を形成すれば、当該ビーム型振動子を高温で形成しても、その高温加工の悪影響が配線層等に及ぶことがない。

また、犠牲層エッチングの後に減圧下における成膜処理を行って貫通口を封止する工程とを含むことから、その工程にて、ビーム型振動子の可動部周囲の空間が減圧状態で封止される。しかも、減圧下における成膜処理により貫通口を封止するため、半導体プロセス（例えば、CMOSプロセス）における成膜技術をそのまま利用して実現することが可能となり、当該半導体プロセスにおける他の工程と連続的に行えらるとともに、真空封止のための特殊なパッケージング技術を要することもない。

【0012】

【発明の実施の形態】

以下、図面に基づき本発明に係るMEMSの製造方法について説明する。なお、当然のことではあるが、以下に説明する実施の形態は、本発明の好適な実施具体例に過ぎず、本発明がこれに限定されるものでないことは勿論である。

【0013】

ここで、まず、MEMSの製造方法の説明に先立ち、そのMEMSの概略構成について説明する。ここでは、無線通信用の高周波フィルタとして利用されるMEMSを例に挙げて説明する。図1は、本発明によって得られるMEMSの一構成例を示す説明図である。

【0014】

図1(a)に示すように、ここで説明するMEMS1は、入力電極2および出

力電極 3 に加えて、例えばポリシリコン (Poly-Si) といった絶縁材料からなる帯状のビーム型振動子 (以下、単に「振動子」という) 4 を備えている。そして、入力電極 2 に特定の周波数電圧が印加された場合に、振動子 4 のビーム部分 (可動部) が固有振動周波数で振動し、出力電極 3 と振動子 4 の可動部との間の空間で構成されるキャパシタの容量が変化し、これが出力電極 3 から出力されるようになっている。これにより、MEMS 1 は、高周波フィルタとして利用した場合に、表面弾性波 (SAW) や薄膜弾性波 (FBAR) を利用した高周波フィルタと比較して、高い Q 値を実現することができるのである。

【0015】

このような MEMS 1 を構成する入力電極 2、出力電極 3 および振動子 4 は、図 1 (b) に示すように、いずれも、例えば Si (単結晶シリコン) からなる半導体基板 (以下、「Si 基板」という) 5 上に SiO₂ 膜 6 および SiN (窒化ケイ素) 膜 7 が積層された、さらにその上方に形成されている。したがって、MEMS 1 は、Si 基板 5 上に形成されるものであることから、他の半導体デバイスとのインテグレーションが可能である。

【0016】

ところで、MEMS 1 では、振動子 4 の可動部が固有振動周波数で振動することから、その振動子 4 の可動部周囲に空間が確保されている。ただし、その空間は、後述するように、振動子 4 の可動部がオーバーコート膜 8 によって覆われていることから、その可動部断面の上下左右、すなわち当該断面の全周にわたって確保されている。

【0017】

そして、振動子 4 の上方側には、その振動子 4 の可動部を覆って封止するために、例えば SiN 膜からなるオーバーコート膜 8 が形成されている。このオーバーコート膜 8 の存在によって、MEMS 1 では、振動子 4 を可動し得る状態にしつつ、その振動子 4 が封止され、そのオーバーコート膜 8 のさらに上層にも配線層等の配置が可能となるのである。このことによっても、MEMS 1 は、他の半導体デバイスとのインテグレーションに好適なものであるといえる。

【0018】

なお、オーバーコート膜 8 上の一部には、例えば Al-Cu (アルミニウム-銅) 膜または Al-Si (アルミニウム-シリコン) 膜からなるスパッタ膜 9 が成膜されている。これは、振動子 4 の可動部周囲に空間を確保すべく、オーバーコート膜 8 に設けられた犠牲層エッチングのための貫通口 10 を封止するためのものである。

【0019】

次に、以上のような MEMS 1 の製造方法、すなわち本発明に係る MEMS の製造方法について説明する。図 2～3 は、本発明に係る MEMS の製造方法の一手順を示す説明図である。

【0020】

上述した構成の MEMS 1 の製造にあたっては、先ず、図 2 (a) に示すように、Si 基板 5 上に絶縁膜として機能する SiO₂ 膜 6 および SiN 膜 7 を、例えば減圧 CVD (Chemical Vapor Deposition) 法により形成する。そして、その上から、図 2 (b) に示すように、例えば磷 (P) を含有したポリシリコン (Poly-Si) のように選択的にエッチング除去可能な材料の膜を形成し、その後周知のリソグラフィ技術およびドライエッチング技術を利用して下部配線 11 をパターン形成する。

【0021】

下部配線 11 をパターン形成した後は、図 2 (c) に示すように、例えば減圧 CVD 法により SiO₂ 膜を形成し、周知のリソグラフィ技術およびドライエッチング技術を利用してパターン加工し、これにより下部配線 11 を SiO₂ 膜 12 で覆う。この SiO₂ 膜 12 は、後述するように、犠牲層として機能するものである。

【0022】

その後は、図 2 (d) に示すように、SiO₂ 膜 12 上に、例えば減圧 CVD 法により Poly-Si 膜を形成し、周知のリソグラフィ技術およびドライエッチング技術を利用してパターン加工し、これにより Poly-Si からなる帯状の振動子 4 を形成する。

【0023】

振動子 4 を形成すると、その後は、図 3 (e) に示すように、例えば減圧 CVD 法により SiO_2 膜を形成し、周知のリソグラフィ技術およびドライエッチング技術を利用してパターン加工し、振動子 4 を SiO_2 膜 13 で覆う。この SiO_2 膜 13 も、犠牲層として機能するものである。これにより、振動子 4 は、その可動部周囲、すなわち側壁部分を含めた断面の上下左右面の全てが、犠牲層として機能する SiO_2 膜 12 および SiO_2 膜 13 によって覆われることになる。つまり、振動子 4 の断面下方向には SiO_2 膜 12 が存在し、断面左右および上方向には SiO_2 膜 13 が存在する。

【0024】

このようにして、犠牲層として機能する SiO_2 膜 12 および SiO_2 膜 13 を形成した後は、図 3 (f) に示すように、続いて、その上に、 SiN 膜 14 を例えば減圧 CVD 法により形成する。この SiN 膜 14 は、犠牲層を覆うオーバーコート膜として機能するものである。そして、その SiN 膜 14 に対して、周知のリソグラフィ技術およびドライエッチング技術を利用して、犠牲層 (SiO_2 膜 12 または SiO_2 膜 13 のいずれか) へ通じる貫通口 10 を形成する。

【0025】

貫通口 10 の形成後は、その貫通口 10 を用いて犠牲層を取り除く犠牲層エッチングを行い、振動子 4 の可動部周囲に空間を形成する。すなわち、図 3 (g) に示すように、例えばフッ酸水溶液 (DHF 溶液) といった SiO_2 を選択的に除去する溶液により、 SiO_2 膜 12 および SiO_2 膜 13 を除去する。これにより、振動子 4 の可動部周囲、すなわち可動部断面の全周にわたって、犠牲層の厚さ分だけの空間 (ギャップ) が形成され、振動子 4 の可動部が固有振動周波数で振動し得るようになる。

【0026】

犠牲層エッチングを行った後は、本実施形態において最も特徴的な工程である、減圧下における成膜処理を行う。具体的には、例えば真空中にてスパッタリングによる成膜処理を行い、図 3 (h) に示すように、貫通口 10 を封止するスパッタ膜 9 を形成する。このときに用いる反応ガスとしては、スパッタリングによる成膜処理であることから、不活性ガスであるアルゴン (Ar) ガスが挙げられ

る。また、スパッタ膜 9 としては、Al-Cu 膜、Al-Si 膜等といった、金属または金属化合物による薄膜が挙げられる。そして、スパッタ膜 9 を形成したら、そのスパッタ膜 9 に対して、周知のリソグラフィ技術およびドライエッチング技術を利用して、配線等の形状にパターン加工する。

【0027】

このような手順（各工程）を経ることで、図 1 に示した MEMS 1 が構成されることになる。ただし、上述した手順による製造方法は、図 1 のように構成された MEMS 1 のみに限定されるものではなく、オーバーコート膜に設けられた貫通口を用いて犠牲層エッチングを行うものであれば、他の構成の MEMS にも適用可能である。

【0028】

図 4 は、本発明によって得られる MEMS の他の構成例を示す説明図である。図例の MEMS 1 a は、下部配線 1 1 が埋め込まれている点で上述した図 1 の MEMS 1 と構成が異なるが、このような MEMS 1 a であっても、上述した MEMS 1 の場合と同様の手順（各工程）で製造することが可能である。すなわち、犠牲層エッチングのためにオーバーコート膜 8 に設けられた貫通口 1 0 を、スパッタリングによる成膜処理を行うことで封止することが考えられる。

【0029】

以上のように、本実施形態で説明した MEMS の製造方法によれば、振動子 4 の周囲に犠牲層として機能する SiO₂ 膜 1 2 および SiO₂ 膜 1 3 を形成する工程、その犠牲層上をオーバーコート膜である SiN 膜 1 4 で覆う工程および犠牲層エッチングを行う工程を含むことから、その SiN 膜 1 4 のさらに上層に配線層等の配置が可能となる。すなわち、これらの工程の後に、配線層等の形成工程を行い得るようになる。したがって、その前工程にて振動子 4 を形成することで、その振動子 4 をメタル配線等よりも下層に形成できるため、当該振動子 4 を高温で形成しても、その高温加工の悪影響が配線層等に及ぶことがなく、結果として振動子 4 の形成の容易化を図ることができる。

【0030】

しかも、本実施形態で説明した MEMS の製造方法では、犠牲層エッチングの

後にスパッタリングによる成膜処理を行って貫通口10を封止する工程とを含むことから、その工程にて振動子4の可動部周囲の空間が封止される。したがって、絶縁材料等による特殊なパッケージング技術を必要とすることがない。すなわち、真空封止のためのパッケージング工程を要せずに、犠牲層エッチングにより形成した振動子4の可動部周囲の空間を封止することができる。

【0031】

また、封止のためのスパッタ膜9は、配線等としても用いることが考えられる。つまり、配線等のためのスパッタ膜9を利用して貫通口10を封止することも考えられ、その場合には封止と配線等の形成が同一の工程で実現され、製造工程の効率化を図る上で非常に有効である。

【0032】

さらには、スパッタリングによる成膜処理で貫通口10を封止するので、半導体プロセス（例えば、CMOSプロセス）における成膜技術をそのまま利用して実現することが可能となり、当該半導体プロセスにおける他の工程と連続的に行えるようになる。すなわち、いわゆるインライン中での封止が可能となる。したがって、CMOSプロセス等へのインテグレーションが非常に容易であるとともに、ウエハ状態でのMEMS評価を行うことも可能となる。

【0033】

これらのことから、本実施形態で説明した製造方法を用いてMEMSを構成すれば、MEMSを他の半導体デバイスとインテグレーションする場合であっても、そのMEMSの製造を既存の半導体プロセス（例えば、CMOSプロセス）の過程において行うことができ、結果としてMEMSを含むデバイスの生産効率を向上させ得るようになる。

【0034】

特に、本実施形態で説明したように、スパッタリングによる成膜処理で封止を行う場合には、不活性ガスであるArガス中での封止となり、安全性、信頼性の点で非常に好適であると言える。

【0035】

【発明の効果】

以上に説明したように、本発明に係るMEMSの製造方法によれば、犠牲層エッチングを行って振動子の部分を封止するので、振動子を高温で形成してもその悪影響が配線層等に及ぶの回避することができ、結果としてMEMSの加工容易化を図ることができる。さらには、犠牲層エッチングによる空間の封止を減圧下における成膜処理によって行うため、特殊なパッケージング技術を必要とすることなく犠牲層の除去および封止を行うこと可能となる。したがって、本発明によれば、MEMSを他の半導体デバイスとインテグレーションする場合であっても、そのMEMSを含むデバイスの生産効率を向上させ得るようになる。

【図面の簡単な説明】

【図 1】

本発明によって得られるMEMSの一構成例を示す説明図であり、(a)はその平面図、(b)はそのA-A'断面図である。

【図 2】

本発明に係るMEMSの製造方法の一手順を示す説明図(その1)であり、(a)～(d)はそれぞれが各手順を示す図である。

【図 3】

本発明に係るMEMSの製造方法の一手順を示す説明図(その2)であり、(e)～(h)はそれぞれが各手順を示す図である。

【図 4】

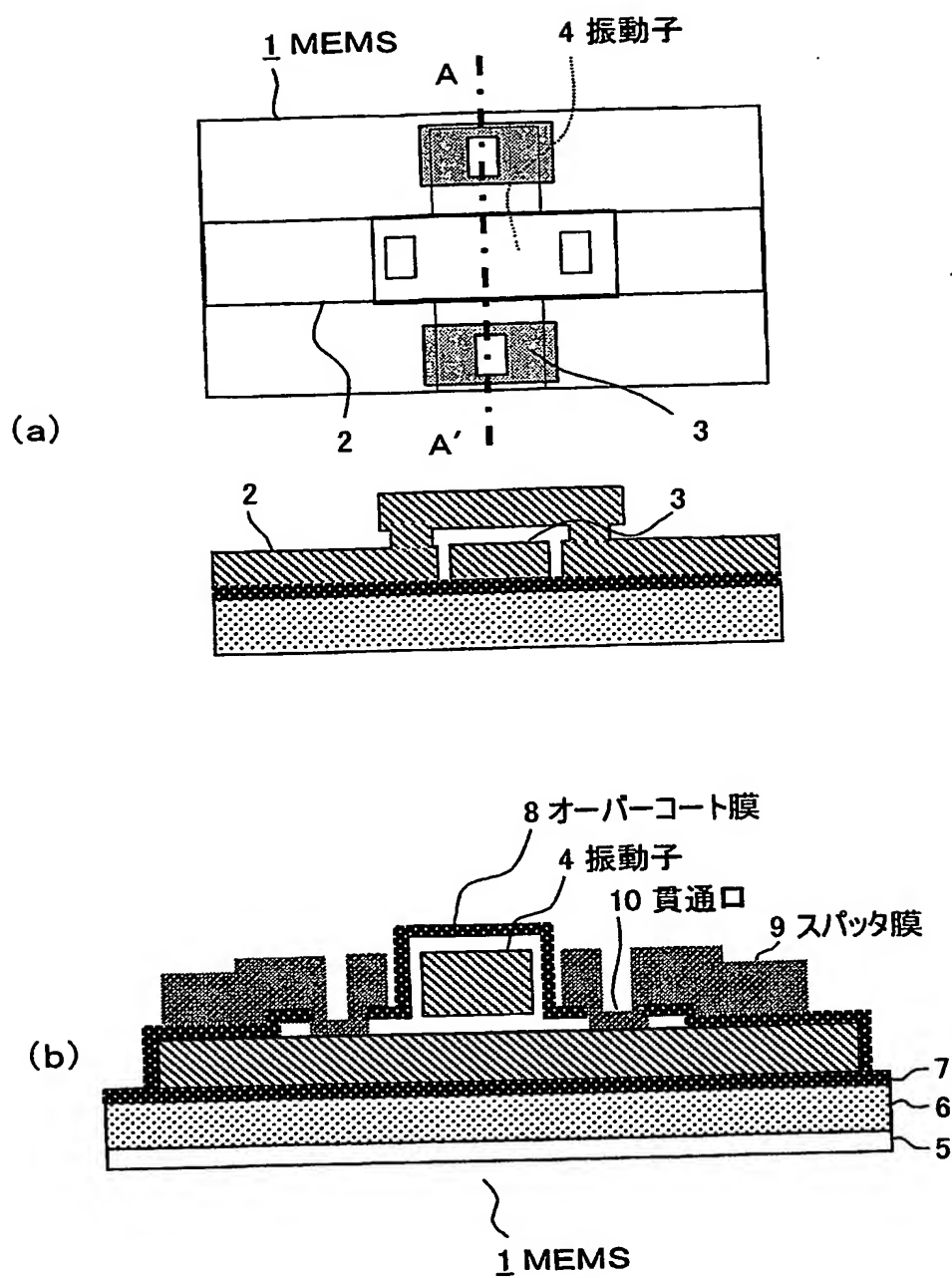
本発明によって得られるMEMSの他の構成例を示す説明図である。

【符号の説明】

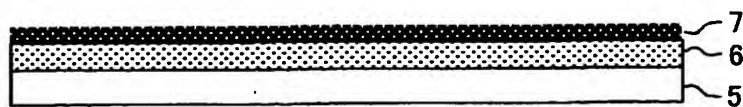
1, 1a…MEMS、4…ビーム型振動子、8…オーバーコート膜、9…スパッタ膜、10…貫通口、12, 13…SiO₂膜、14…SiN膜

【書類名】 図面

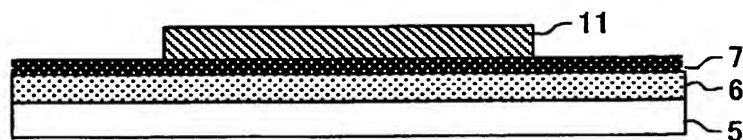
【図 1】



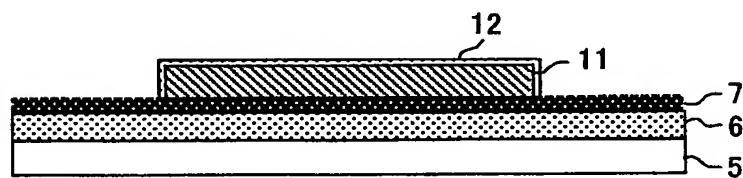
【図 2】



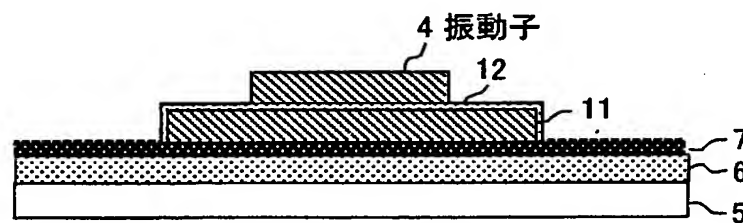
(a)



(b)

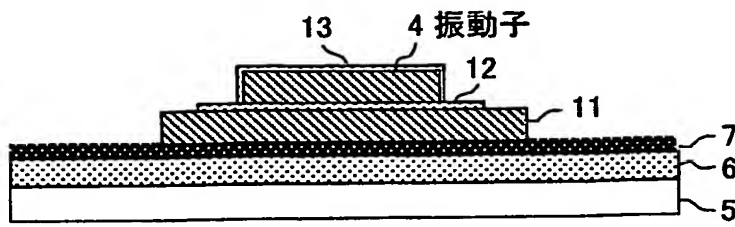


(c)

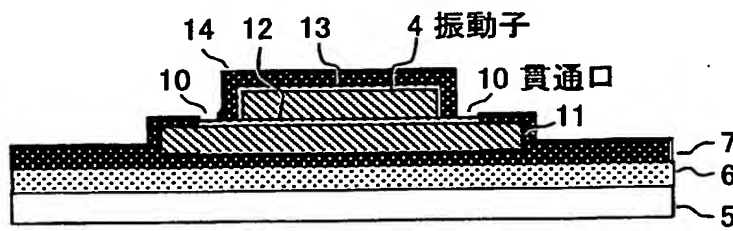


(d)

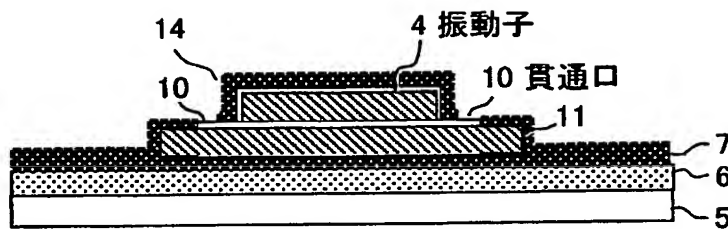
【図 3】



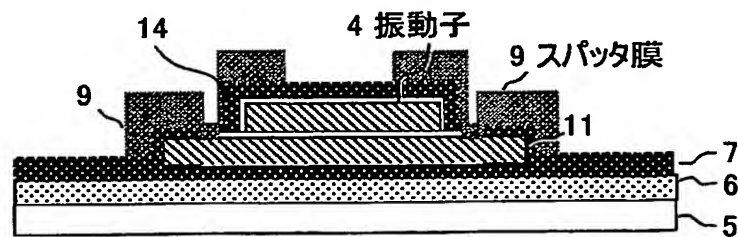
(e)



(f)

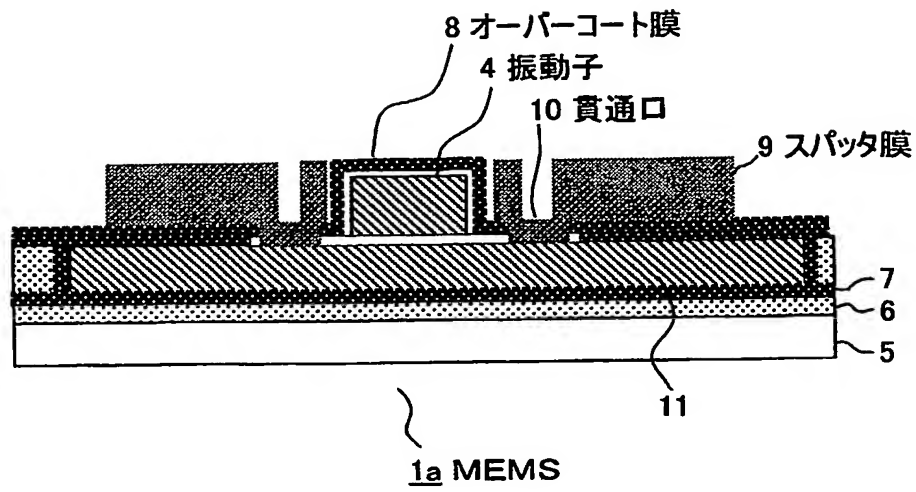


(g)



(h)

【図 4】



【書類名】 要約書

【要約】

【課題】 犠牲層エッチングを行ってマイクロマシンの振動子の部分を封止するとともに、その場合であっても特殊なパッケージング技術を必要とすることなく犠牲層の除去および封止を行うこと可能とする。

【解決手段】 ビーム型振動子 4 を備えたマイクロマシン 1 の製造方法において、ビーム型振動子 4 の可動部周囲に犠牲層を形成する工程と、犠牲層上をオーバーコート膜 8 で覆うとともにそのオーバーコート膜 8 に犠牲層へ通じる貫通口 10 を形成する工程と、可動部周囲に空間を形成するために貫通口 10 を用いて犠牲層を取り除く犠牲層エッチングを行う工程と、犠牲層エッチングの後に減圧下における成膜処理を行って貫通口 10 を封止する工程とを含む。

【選択図】 図 1

特願 2 0 0 3 - 0 9 8 7 8 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社